

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#2
11-6-01
JP
JC986 U.S. PTO
09/19/01
09/19/01

In re application of:

Haeng-Won PARK, et al.

Application No. **To Be Accorded**
Filed: **September 19, 2001**

For: **LCD DEVICE AND A METHOD FOR
REDUCING FLICKERS**

Art Unit: TBD

Examiner: TBD

Atty. Docket: 06192.0227.NPUS00

CLAIM FOR PRIORITY UNDER 35 U.S.C. § 119 IN UTILITY APPLICATION

Assistant Commissioner for Patents
Washington, D.C. 20231

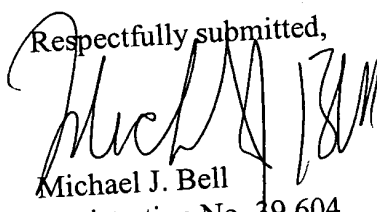
Sir:

Priority under 35 U.S.C. § 119 is hereby claimed to the following priority document, filed in a foreign country within twelve (12) months prior to the filing of the above-referenced United States utility patent application:

Country	Priority Document Application No.	Filing Date
Republic of Korea	2000-82004	December 26, 2000

A certified copy of each listed priority documents is submitted herewith. Prompt acknowledgment of this claim and submission is respectfully requested.

Respectfully submitted,


Michael J. Bell
Registration No. 39,604

Date: September 19, 2001

HOWREY SIMON ARNOLD & WHITE, LLP
Box No. 34
1299 Pennsylvania Avenue, NW
Washington, DC 20004-2402
(202) 783-0800

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 82004 호
Application Number

출원년월일 : 2000년 12월 26일
Date of Application

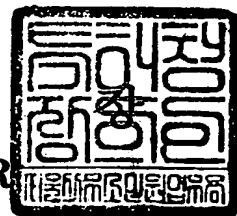
출원인 : 삼성전자 주식회사
Applicant(s)



2001 06 13
년 월 일

특 허 청

COMMISSIONER



【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【제출일자】 2000.12.26
【발명의 명칭】 감소된 플리커를 갖는 액정 표시 장치 및 그것의 플리커
저감 방법
【발명의 영문명칭】 LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKER AND
METHOD FOR REDUCING FLICKER FOR THE SAME
【출원인】
【명칭】 삼성전자 주식회사
【출원인코드】 1-1998-104271-3
【대리인】
【성명】 임창현
【대리인코드】 9-1998-000386-5
【포괄위임등록번호】 1999-007368-2
【대리인】
【성명】 권혁수
【대리인코드】 9-1999-000370-4
【포괄위임등록번호】 1999-056971-6
【발명자】
【성명의 국문표기】 박행원
【성명의 영문표기】 PARK, HAENG WON
【주민등록번호】 681109-1233011
【우편번호】 461-162
【주소】 경기도 성남시 수정구 신흥2동 한신APT 3동 708호
【국적】 KR
【발명자】
【성명의 국문표기】 전만복
【성명의 영문표기】 CHEON, MAN BOK
【주민등록번호】 710910-1090923
【우편번호】 449-900
【주소】 경기도 용인시 기흥읍 구갈리 405-1 풍림APT 1108호
【국적】 KR

【발명자】**【성명의 국문표기】**

나근식

【성명의 영문표기】

NAH,KEUN SHIK

【주민등록번호】

690220-1148219

【우편번호】

405-244

【주소】

인천광역시 남동구 만수4동 주공APT 215동 1205호

【국적】

KR

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
임창현 (인) 대리인
권혁수 (인)

【수수료】**【기본출원료】**

20 면 29,000 원

【가산출원료】

7 면 7,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

13 항 525,000 원

【합계】

561,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

여기에 개시된 감소된 플리커를 갖는 액정 표시 장치는, 액정 표시 장치에 표시될 데이터의 토글링 여부를 감지하고, 감지된 결과에 따라 상기 백라이트의 밝기를 조절하기 위한 제어 신호를 발생하는 타이밍 제어회로를 포함한다. 상기 타이밍 제어회로는 한 프레임에서 소정 비율 이상의 플리커가 발생될 때, 백라이트의 밝기가 어두워지도록 조절하는 제어 신호를 발생하여, 액정 표시 장치에서 시각적으로 감지되는 플리커의 양을 목시적으로 줄일 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

감소된 플리커를 갖는 액정 표시 장치 및 그것의 플리커 저감 방법{LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKER AND METHOD FOR REDUCING FLICKER FOR THE SAME}

【도면의 간단한 설명】

도 1은 본 발명에 의한 액정 표시 장치의 구성을 보여주기 위한 블록도;
도 2는 도 1에 도시된 타이밍 제어 회로의 구성을 보여주는 블록도;
도 3은 도 2에 도시된 플리커 저감부의 구성을 보여주는 회로도; 그리고
도 4는 본 발명에 의한 액정 표시 장치의 플리커 저감 방법을 보여주기 위한 흐름도.

도면의 주요 부분에 대한 부호의 설명

10 : 액정 패널 20 : 게이트 구동회로

30 : 소오스 구동회로 40 : 타이밍 제어회로

41 : 입력 처리부 42 : 데이터 처리부

43 : 클럭 처리부 44 : 신호 처리부

50 : 계조전압 발생회로 60 : 플리커 저감부

70 : 백라이트 100 : 액정 표시 장치

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <12> 본 발명은 액정 표시 장치(liquid crystal display: LCD)에 관한 것으로, 좀 더 구체적으로는 박막 트랜지스터(thin film transistor: TFT)를 스위칭 소자로 사용하는 액티브 매트릭스(active matrix) 액정 표시 장치의 잔상이나 플리커(flicker)를 저감시킬 수 있는 장치 및 방법에 관한 것이다.
- <13> 액티브 매트릭스 LCD의 구동 방식은 매트릭스 형태로 배열된 각 화소에 비선형 특성을 갖춘 액티브 소자를 부가하여 각 화소를 스위칭 하는 것이며, 액티브 소자로써는 통상 박막 트랜지스터가 사용된다.
- <14> 이러한 TFT LCD의 광학적 표시 특성은 TFT 소자, 액정 재료, 배향막 재료, 셀 간격(cell gap), 칼라 필터(color filter)등의 영향을 받는데, 장시간 사용함에 따라 표시 특성을 저하시키는 플리커(flicker) 또는 잔상이 나타날 수 있다.
- <15> 이러한 플리커를 줄이기 위한 방법은, 1993년 10월, Kimura 등에 의해 취득된 U.S. Pat. No. 5,253,091, 'LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKERS'와, 1995년 7월, Suzuki 등에 의해 취득된 U.S. Pat. No. 5,436,747, 'REDUCED FLICKER LIQUID CRYSTAL DISPLAY'등에서 찾아볼 수 있다.
- <16> 일반적으로, 액정 표시 장치는 화소 전극 및 TFT가 형성되어 있는 TFT 기판과, 공통 전극 및 컬러 필터가 형성되어 있는 컬러 필터 기판, 그리고 그 사이에 주입되어 있는 액정 물질로 구성된다.

<17> 이러한 액정 표시 장치에서는, 컬러 필터 기판에 형성되어 있는 공통 전극과 TFT 기판에 형성되어 있는 화소 전극에 전압을 인가하여 두 전극 사이에 전위차를 주어 액정 분자를 구동시킨다. 이때 두 전극 사이에 인가되는 전기장의 방향을 주기적으로 바꾸어 주는 것이 일반적이다.

<18> 예를 들어, 공통 전극에 가해지는 공통 전극 전압을 V_{com} 이라 할 때, TFT를 통하여 화소 전극에 인가되는 신호 전압은 공통 전극 전압(V_{com})에 대하여 주기적으로 반전한다. 이때, 공통 전극 전압에 대하여 양인 전압의 실효치와 음인 전압의 실효치가 같아야 플리커가 없고 잔상도 생기지 않는다. 그러나, 상기 두 전압의 실효치가 서로 다르게 되면, 두 전극 사이에는 직류 성분을 가지는 전기장이 인가되고, 이 직류 성분에 의하여 잔상이 생기게 된다. 즉, 동일한 계조에 대한 양전압(positive voltage)과 음전압(negative voltage)이 데이터 전압이 공통 전극 전압을 중심으로 대칭이 되지 않으면, 양전압 및 음전압 각각에 따라 화소의 밝기가 달라지고, 이러한 밝기 차이가 플리커로 나타나게 되는 것이다. 또한 두 기판 사이에 직류 성분의 전압이 인가되어 보통 말하는 잔상 혹은 이미지 스틱킹(image sticking)이 생기게 된다. 초기에 공통 전극 전압이 정확히 조절되어 직류 성분이 없다 하더라도, 액정 표시 장치를 사용함에 따라서 패널의 박막 트랜지스터나 배향막, 보호막들에 물리적 변화가 생기므로, 공통 전극 전압이 최적 조건에서 벗어나게 되어, 플리커가 증가하게 된다. 더욱이, 액정 표시 장치가 대형화, 고휘도화 되는 현재의 추세로 볼 때, 사람의 눈을 통해 인식되는 플리커의 양은 더욱 증가하게 된다.

【발명이 이루고자 하는 기술적 과제】

<19> 따라서, 본 발명의 목적은 상술한 제반 문제점을 해결하기 위해 제안된 것으로, 시

각적으로 인식되는 플리커의 양을 목시적으로 감소시킬 수 있는 장치 및 방법을 제공하는데 있다.

【발명의 구성 및 작용】

<20> 상술한 바와 같은 본 발명의 목적을 달성하기 위한 본 발명의 특징에 의하면, 액정 표시 장치는, 다수 개의 화소를 구비한 액정 패널, 상기 액정 패널로 균일한 밝기의 평면광을 제공하기 위한 백라이트, 게이트 클럭 신호 및 다수 개의 제어신호들을 발생하는 타이밍 제어회로, 상기 게이트 클럭 신호에 응답해서 상기 액정 패널에 표시 될 데이터에 대응되는 다수 개의 계조전압을 발생하기 위한 계조전압 발생회로, 상기 게이트 클럭 신호에 응답해서 상기 액정 패널의 상기 화소를 1열씩 순차적으로 스캐닝하기 위한 게이트 구동회로, 그리고 상기 계조전압 및 상기 제어신호들에 응답해서 상기 액정 패널에 표시 될 데이터에 대응되는 액정 구동전압을 발생하고, 발생된 상기 액정 구동전압을 매 스캐닝마다 상기 액정 패널로 인가하기 위한 소오스 구동회로를 포함한다. 상기 타이밍 제어회로는 상기 액정 패널에 표시될 데이터의 토글링 여부를 감지하고, 감지된 결과에 따라 상기 백라이트의 밝기를 조절하기 위한 제어 신호를 발생한다.

<21> 상술한 바와 같은 본 발명의 목적을 달성하기 위한 본 발명의 다른 특징에 의하면, 액정 표시 장치의 플리커 저감 방법은, 데이터가 상기 액정 표시 장치의 시차 제어기에 입력되는 단계와, 입력된 상기 데이터가 토글링 데이터인지 여부를 판별하는 단계와, 상기 액정 표시 장치에 표시될 한 라인의 데이터 중 토글링된 데이터의 개수를 카운트하는 단계와, 상기 액정 표시 장치에 표시될 한 프레임의 데이터 중 토글링된 라인의 개수를 카운트하는 단계, 그리고 상기 카운트된 토글링된 라인의 개수에 응답해서 상기 액정 표시 장치의 밝기를 조절하는 단계를 포함한다.

<22> (실시예)

<23> 이하 본 발명에 따른 실시예를 첨부된 도면 도 1 내지 도 4를 참조하여 상세히 설명한다.

<24> 본 발명의 신규한 액정 표시 장치는 액정 패널에 표시 되는 한 프레임 전체의 플리커 양을 감지하고, 감지된 플리커의 양에 따라 액정 패널의 밝기를 조절하는 제어 신호를 발생하는 플리커 저감부를 구비한 타이밍 제어회로를 포함한다. 상기 타이밍 제어회로는 한 프레임에서 소정 비율 이상의 플리커가 발생될 때, 백라이트의 밝기가 어두워지도록 조절하는 제어 신호를 발생하여, 액정 표시 장치에서 시각적으로 감지되는 플리커의 양을 목시적으로 줄일 수 있다.

<25> 도 1은 본 발명에 의한 액정 표시 장치(100)의 구성을 보여주기 위한 블록도이다. 도면을 참조하면, 액정 표시 장치(100)는 액정 패널(10), 액정 패널(10)에 연결된 게이트 구동회로(20), 소오스 구동회로(30), 플리커 저감부(60)를 구비한 타이밍 제어회로(40), 계조전압 발생회로(50), 그리고 백라이트(backlight ; 70)를 포함한다.

<26> 상기 액정 패널(10)은, 다수 개의 게이트 라인들(G0-Gn)과, 게이트 라인들(G0-Gn) 각각에 수직으로 교차하는 다수 개의 데이터 라인들(D1-Dm)로 구성된다. 각각의 게이트 라인들(G0-Gn)에는 게이트 구동회로(20)가 연결되고, 각각의 데이터 라인들(D1-Dm)에는 소오스 구동회로(30)가 연결된다. 상기 액정 패널(10)을 통해 표시되는 화상은 적색(Red ; R), 녹색(Green ; G), 청색(Blue ; B) 세 종류의 컬러 필터의 조합에 의해 얻어지며, 액정 표시 장치(100)는 이들의 조합에 의해서 컬러 화상은 물론 순수한 적색, 녹색, 청색과, 계조치들(gray scales)을 나타낸다. 백라이트(70)는 액정 패널(10)에 연결되어, 액정 패널(10)로 밝기가 균일한 평면광을 제공한다. 계조전압 발생회로(50)는 소오스 구

동회로(30)에 연결되어, 액정 구동전압을 생성하는 데 기준이 되는 전압(Vgray)을 발생한다. 게이트 구동회로(20)가 액정 패널(10)의 화소를 1열씩 순차적으로 스캐닝 하면, 소오스 구동회로(30)는 계조전압 발생회로(50)에서 출력되는 기준전압(Vgray)에 응답해서 타이밍 제어회로(40)를 통해 입력되는 색신호(RGB)에 의거한 액정 구동전압을 발생하고, 발생한 액정 구동전압을 매 스캐닝마다 액정 패널(10)에 인가한다.

<27> 한편, 타이밍 제어회로(40)는 색신호(RGB), 라인 구별신호(H_Sync), 프레임 구별신호(V_Sync) 및 클럭신호(CLK)에 응답해서 게이트 구동회로(20) 및 소오스 구동회로(30)에서 필요로 하는 제어신호들을 발생한다. 그리고, 타이밍 제어회로(40)는 그 내부에 구비된 플리커 저감부(60)를 통해서 색신호(RGB)에 포함된 플리커를 검출하고, 검출된 플리커의 양에 따라서 액정 패널(10)의 밝기를 조절함으로써, 액정 패널(10)을 통해 표시되는 플리커의 양을 시각적으로 감소시킨다.

<28> 일반적으로, 플리커에 대한 실제적인 인식은 개인간의 차이와, 개인의 상태에 따라 변화한다. 따라서, 몇몇 표시 기술분야에서는 플리커를 정신생리학(psychophysiology)적인 방법에 의해서 측정하는 것에 대해 논의하고 있다. 예를 들어, 플리커에 대한 민감성은 나이가 들수록 감소하고, 피로도에 따라 감소한다. 이와 같이, 플리커는 시각적 감도(visual sensitivity)에 따라 다르게 느껴지며, 조도가 높을 때 쉽게 감지되는 반면, 조도가 낮아질수록 감지하기 어려운 특징이 있다. 따라서, 본 발명에 의한 타이밍 제어회로(40)는, 이와 같은 특징을 이용하여 플리커가 소정 레벨 이상 발생될 경우에는 화면의 밝기를 어둡게 하여 플리커가 시각적으로 잘 감지되지 않도록 하고, 플리커가 소정 레벨 이하로 발생될 경우에는 화면의 밝기를 원래의 상태로 복원한다. 이와 같은 동작을 수행하는 타이밍 제어 회로(40)의 구성은 다음과 같다.

<29> 도 2는 도 1에 도시된 타이밍 제어 회로(40)의 구성을 보여주는 블록도이다. 도 2를 참조하면, 타이밍 제어 회로(40)의 구성은 설계 방법에 따라 달라질 수 있으나, 크게 입력 처리부(41), 데이터 처리부(42), 클럭 처리부(43) 및 신호 처리부(44)로 구성된다. 그리고, 신호 처리부(44) 내에는 플리커의 양에 따라 액정 패널(10)의 밝기를 조절하는 플리커 저감부(60)가 포함된다.

<30> 데이터 처리부(42)는 색신호(RGB)의 타이밍을 조절하고, 클럭 처리부(43)는 클럭 신호(MCLK)의 타이밍을 조절한다. 신호 처리부(44)는 그래픽 컨트롤러로부터 입력되는 라인 구별신호(H_Sync) 및 프레임 구별신호(V_Sync), 색신호(RGB)가 출력되는 동안만 하 이 레벨을 나타내는 DE 신호, 그리고 클럭 신호(MCLK)에 응답해서, 게이트 구동회로(2)와 소오스 구동회로(3)에서 필요로 하는 제어 신호들(예컨대, STH(Start Horizontal Signal), STV(Start Vertical Signal), 로드 신호(Load Signal ; TP), 게이트 클럭 신호(Gate Clock), 게이트 온 인에이블 신호(OE) 등)을 발생한다. 입력 처리부(41)는 그래픽 컨트롤러(미도시됨)로부터 입력되는 가변적인 신호들을 일정한 신호로 변환하여, 데이터 처리부(42)와 신호 처리부(44)에서의 작업을 수월하게 하는 기능을 수행한다. 그리고, 상기 타이밍 제어회로(40)에 구비된 플리커 저감부(60)는 액정 패널(10)에 표시되는 한 프레임(frame) 전체의 플리커 양을 감지하고, 감지된 플리커의 양에 따라 액정 패널(10)의 밝기를 조절하는 제어 신호(Dim)를 백라이트(70)로 발생한다. 백라이트(70)에는 제광회로(Dimming circuit)(미도시됨)가 구비되어 있어, 타이밍 제어회로(40)로부터 발생되는 제어 신호(Dim)에 응답해서 백라이트(70)의 밝기를 조절한다. 이와 같은 백라이트(70)의 제광회로는 1999년 8월, Praiswater에 의해 취득된 U.S. Pat. No.

5,939,830, 'METHOD AND APPARATUS FOR DIMMING A LAMP IN A BACKLIGHT OF A LIQUID

CRYSTAL DISPLAY' 등에 개시되어 있다.

<31> 도 3은 본 발명의 바람직한 실시예에 의한 플리커 저감부(60)의 구성을 보여주는 회로도이다. 도 3을 참조하면, 본 발명에 의한 플리커 저감부(60)는, 토글링 검출기(61), 가산기(62) 및 제 1 비교기(63)를 구비한 플리커 감지부(64), 제 1 카운터(65), 제 2 비교기(66), 제 2 카운터(67), 그리고 제 3 비교기(68)로 구성된다. 여기서, 제 1 내지 제 3 비교기(63, 66, 68)에 입력되는 제 1 내지 제 3 기준값(Ref1-Ref3)은, 액정 표시 장치(100)의 해상도 및 액정 표시 장치(100)의 구동 방법에 따라 달라질 수 있으며, 본 발명에서는 1280*1024의 해상도를 가지는 SXGA(super extended graphics array)와, 홀수 번째 화소(odd pixel)와 짝수 번째 화소(even pixel data)를 동시에 입력시킬 수 있는 듀얼 포트 구동(dual port driving)을 예를 들어 설명한다.

<32> 플리커 감지부(64)에 구비된 토글링 검출기(61)는, 입력되는 색신호(RGB)가 플리커 되는 것을 감지하기 위해서, 색신호(RGB)를 구성하는 각각의 비트가 토글링 되는지 여부를 검출한다. 이를 위해 토글링 검출기(61)는 색신호(RGB)를 각각의 비트별(D0-D47)로 구분하여 받아들이고, 입력된 상기 비트들(D0-D47)을 딜레이(Delay0-Delay47)를 통해 소정 시간 동안 지연한 후, 지연되지 않은 원래의 비트들(D0-D47)과 소정 시간 동안 지연된 비트들 각각에 대한 XOR 연산을 수행한다. 입력된 비트가 토글링 되는 경우 XOR 연산 결과는 1이 되고, 입력된 비트가 토글링 되지 않는 경우 XOR 연산 결과는 0이 된다. 이와 같은 토글링 검출기(61)의 XOR 연산 결과는 가산기(adder ; 62)로 입력되어 가산되고, 입력된 색신호(RGB) 중 토글링 된 비트 수가 계산된다. 가산기(62)를 통해 얻어진 토글링 된 비트 수는 제 1 비교기(63)를 통해 제 1 기준값(Ref1)과 비교되고, 비교 결과에 따라서 0 또는 1의 값을 가지는 비교 결과가 제 1 카운터(65)로 입력된다. 여기

서, 제 1 기준값(Ref1)은 한 번에 입력되는 데이터의 비트 수를 기준으로 한다. 예를 들어, 8 비트로 구성된 색신호(RGB)가 입력되는 경우, 적색(R), 녹색(G), 청색(B)의 색신호별로 각각 8 비트의 데이터가 요구되므로, 하나의 화소를 나타내는데 요구되는 비트 수는 $8 \times 3 = 24$ 가 된다. 그리고, 근래에 많이 사용되는 듀얼 포트 구동시에는 홀수 번째 화소와 짝수 번째 화소가 동시에 입력되므로, 한 번에 입력되는 데이터의 비트 수는 $8 \times 3 \times 2 = 48$ 이 된다.

<33> 상기 플리커 감지부(64)는, 입력되는 데이터를 구성하는 각각의 비트(D0-D47)에 대한 토글링 여부를 검출하여, 입력되는 데이터가 플리커 되는지 여부를 감지한다. 왜냐하면, 플리커는 토글링 데이터 형태로 발생하기 때문이다. 또한 상기 플리커 감지부(64)는, 입력되는 데이터를 구성하는 각각의 비트(D0-D47)가 모두 토글링 되는 경우, 상기 입력 데이터가 플리커 된다는 것을 의미하는 1의 값을 출력하고, 그렇지 않은 경우에는 0의 값을 출력한다.

<34> 플리커 감지부(64)를 통해 입력 데이터가 플리커 되는지 여부가 감지되면, 1 또는 0의 값을 가지는 감지 결과가 제 1 카운터(65)로 입력된다. 제 1 카운터(65)는 10 비트 카운터로 구성된 픽셀 토글러로서, 상기 감지 결과 외에 AND 게이트를 통해 리셋 신호(Reset) 및 라인 구별신호(H_Sync)를 받아들인다. 즉, 제 1 카운터(65)는 플리커 감지부(64)로부터 전송되는 감지 결과에 응답해서 플리커가 발생된 입력 데이터의 개수를 화소 단위로 카운트하되, 라인 구별신호(H_Sync)가 입력되면 리셋 되어 하나의 라인에서 발생된 플리커 개수를 나타낸다. 이와 같은 동작에 의해서, 한 라인 내에서 플리커가 발생된 화소의 개수를 알 수 있다.

<35> 제 1 카운터(65)를 통해 하나의 라인에서 발생된 플리커 개수가 카운트되면, 카운

트된 결과(즉, 제 1 카운트 값)는 제 2 비교기(66)를 통해 제 2 기준값(Ref2)과 비교된다. 여기서, 제 2 기준값(Ref2)은 한 라인을 구성하는 화소 수를 의미하며, 액정 표시 장치(100)가 두 개의 화소에 대응되는 데이터가 동시에 입력되는 듀얼 포트 구동을 따르고, SXGA와 같이 1280*1024의 해상도를 가지는 경우, 제 2 기준값(Ref2)은 640이 된다. 상기 제 2 비교기(66)는 제 1 카운터(65)의 카운트 결과(즉, 제 1 카운트 값)가 제 2 기준값(Ref2)과 같은지 여부를 판별하여, 상기 카운트 결과가 제 2 기준값(Ref2)과 같으면 1의 값을 출력하고, 같지 않으면 0의 값을 출력한다. 즉, 제 2 비교기(66)는 상기와 같은 비교 동작에 의해서 라인 전체에서 플리커가 발생되었는지 여부를 검출한다.

<36> 제 1 카운터(65) 및 제 2 비교기(66)를 통해서 라인 전체에서 플리커가 발생되었는지 여부가 검출되면, 1 또는 0의 값을 가지는 각 라인에 대한 플리커 검출 결과는 제 2 카운터(67)로 입력된다. 제 2 카운터(67)는 10 비트 카운터로 구성된 픽셀 토글러로서, 플리커가 발생된 라인의 개수 외에 리셋 신호(Reset) 및 프레임 구별신호(V_Sync)를 AND 게이트를 통해 받아들인다. 즉, 제 2 카운터(67)는 제 2 비교기(66)로부터 출력되는 각 라인에 대한 플리커 검출 결과를 카운트하되, 프레임 구별신호(V_Sync)가 입력되면 리셋되어, 하나의 프레임에 대한 플리커 발생 라인의 개수만을 카운트한다. 이와 같은 동작에 의해서, 한 프레임 내에서 플리커가 발생된 라인의 개수를 알 수 있다.

<37> 상기 제 2 카운터(67)를 통해 하나의 프레임에 대한 플리커 발생 라인의 개수가 카운트되면, 카운트된 결과(즉, 제 2 카운트 값)는 제 3 비교기(68)를 통해 제 3 기준값(Ref3)과 비교된다. 여기서, 제 3 기준값(Ref3)은 한 프레임을 구성하는 라인 수에 소정의 비율이 곱해진 값으로서, 1280*1024의 해상도를 가지는 SXGA의 경우, 제 3 기준값(Ref3)은 1024의 약 90% 레벨에 해당되는 값인 921이 된다. 이는 한 프레임을 구성하는

화소들의 90% 이상에서 플리커가 발생하는 경우, 백라이트(70)의 밝기를 어둡게 조정하여 시각적으로 인식되는 플리커의 양을 저감시키기 위한 것이다. 이를 위해 상기 제 3 비교기(68)는 제 2 카운터(67)의 카운트 결과(즉, 제 2 카운트 값)가 제 3 기준값(Ref3)과 비교하여, 상기 카운트 결과가 제 3 기준값(Ref3)과 크거나 같으면, 1의 값을 가지는 제어 신호(Dim)를 백라이트(70)로 발생하여 백라이트(70)의 밝기를 어둡게 조절하고, 그렇지 않으면 0의 값을 가지는 제어 신호(Dim)를 백라이트(70)로 발생한다.

<38> 이와 같은 동작을 수행하는 본 발명에 의한 플리커 저감부(60)는, 도면에 도시된 바와 같이 별도의 메모리를 필요로 하지 않고 카운터 및 비교기와 같은 간단한 회로적 구성을 가지므로, 적은 량의 회로 면적을 필요로 할뿐만 아니라, 이에 따른 회로의 단가 또한 적게 요구되는 특징을 가진다.

<39> 이상과 같이, 본 발명에 의한 타이밍 제어회로(40)는, 한 프레임을 구성하는 각각의 화소에 대한 플리커 발생 여부를 감지하고, 플리커가 소정 레벨 이상 발생하는 경우 백라이트(70)의 밝기가 어두워지도록 조절하는 제어 신호(Dim)를 발생한다. 반대로, 상기기와 같은 타이밍 제어회로(40)의 제어에 의해 백라이트(70)의 밝기가 어두워진 경우, 한 프레임 동안 발생한 플리커의 양이 소정 레벨 이하로 감소되면, 상기 타이밍 제어회로(40)는 백라이트(70)의 밝기가 원래대로 밝아지도록 조절하는 제어 신호(Dim)를 백라이트(70)로 발생하여, 시각적으로 감지되는 플리커의 양을 저감시킨다. 이 때, 상기 백라이트(70)에 대한 밝기 조절 기준은 상기 기준값들(Ref1, Ref2, Ref3)의 적절한 조정에 의해 획득될 수 있으며, 상기 기준값들(Ref1, Ref2, Ref3)의 적절한 조정에 의해서 상기 백라이트(70)에 대한 밝기 조절 단계 또한 조절 가능하다.

<40> 도 4는 본 발명의 바람직한 실시예에 의한 액정 표시 장치의 플리커 저감 방법을

보여주기 위한 흐름도로서, 도 3에 도시된 플리커 저감부(60)에서 수행되는 동작 수순을 나타내고 있다. 도 4를 참조하면, 단계 S10에서는 액정 표시 장치의 각 화소에 대응되는 색신호(RGB)가 입력되고, 단계 S12에서는 입력된 색신호(RGB)를 구성하는 각각의 비트에 대한 토글링 여부가 체크된다. 이어서, 단계 S14에서는 토글링된 비트 수가 카운트 되고, 단계 S16에서는 카운트된 비트 수가 제 1 기준값(Ref1)과 같은지 여부가 판별된다. 여기서, 제 1 기준값(Ref1)은 한번에 입력되는 색신호(RGB)의 전체 비트 수를 의미하며, 듀얼 포트 구동 방식을 취하고, SXGA와 같이 1280*1024의 해상도를 가지는 액정 표시 장치의 경우, 제 1 기준값(Ref1)은 48이 된다.

<41> 상기 단계 S16에서의 판별 결과, 카운트된 비트 수가 제 1 기준값(Ref1)과 같으면 수순은 단계 S18로 진행하여 제 1 카운트 값을 증가시키고, 카운트된 비트 수가 제 1 기준값(Ref1)과 같지 않으면 수순은 단계 S10으로 되돌아가서 상기와 같은 수순을 되풀이한다. 여기서, 카운트된 비트 수가 제 1 기준값(Ref1)과 같다는 것은 입력된 색신호(RGB)의 모든 비트가 토글링 되어 플리커가 발생된다는 것을 의미하는 것이며, 제 1 카운트 값은 한 라인 중 토글링된 화소의 개수(즉, 플리커가 발생된 화소의 개수)를 의미한다.

<42> 단계 S20에서는 제 1 카운트 값이 제 2 기준값(Ref2)과 같은지 여부를 판별한다. 여기서, 제 2 기준값(Ref2)은 한 라인을 구성하는 화소 수를 의미하며, 듀얼 포트 구동 방식을 취하고, SXGA와 같이 1280*1024의 해상도를 가지는 액정 표시 장치의 경우, 제 2 기준값(Ref2)은 640이 된다. 단계 S20에서의 판별 결과, 제 1 카운트 값이 제 2 기준값(Ref2)과 같으면, 즉 한 라인 전체에서 플리커가 발생되면, 수순은 단계 S22로 진행하여 제 2 카운트 값을 증가시키고, 제 1 카운트 값이 제 2 기준값(Ref2)과 같지 않으면, 즉

한 라인 전체에서 플리커가 발생되지 않으면, 수순은 단계 S10으로 되돌아가서 상기 수순을 되풀이한다. 여기서, 제 2 카운트 값은 한 프레임 중 토글링된 라인의 개수(즉, 플리커가 발생된 라인의 개수)를 의미한다.

<43> 이어서, 단계 S24에서는 제 2 카운트 값이 제 3 기준값(Ref3)과 같은지 여부를 판별한다. 여기서, 제 3 기준값(Ref3)은 한 프레임을 구성하는 라인 수에 소정의 비율(예를 들면, 90%)이 곱해진 값을 의미하며, 듀얼 포트 구동 방식을 취하고, SXGA와 같이 1280*1024의 해상도를 가지는 액정 표시 장치의 경우, 제 3 기준값(Ref3)은 상기 비율이 90%일 때 약 921이 된다. 단계 S24에서의 판별 결과, 제 2 카운트 값이 제 3 기준값(Ref3)보다 크거나 같으면, 즉 한 프레임 전체에서 소정 비율(예를 들어, 90%) 이상의 플리커가 발생되면, 수순은 단계 S26으로 진행하여 백라이트(70)의 밝기가 어두워지도록 조절하는 제어 신호(Dim)를 발생하고, 제 2 카운트 값이 제 3 기준값(Ref3)과 같지 않으면, 즉 한 프레임 전체에서 소정 비율 이하의 플리커가 발생되면, 수순은 단계 S10으로 되돌아가서 상기 수순을 되풀이한다.

<44> 도면에서는 한 프레임 전체에서 소정 비율 이상의 플리커가 발생될 때, 백라이트(70)의 밝기가 어두워지도록 조절하는 제어 신호(Dim)의 발생에 대해 나타내고 있다. 그러나, 이와 반대로, 백라이트(70)의 밝기가 어두워지도록 조절되고 있는 중에 한 프레임 전체에서 플리커가 소정 비율 이하로 발생되면, 본 발명에 의한 타이밍 제어회로(40)는 백라이트(70)의 밝기가 밝아지도록 조절하는 제어 신호(Dim)를 발생하여 백라이트(70)의 밝기를 조절한다. 그리고, 상기 방법은 기준값들의 적절한 조정에 의해서 백라이트(70)의 밝기를 조절하는 기준을 적절히 변환할 수 있으며, 그 조절되는 백라이트 밝기의 단계는 한 단계뿐만 아니라, 그 이상의 단계로도 조절 가능하다.

<45> 이상에서, 본 발명에 따른 회로의 구성 및 동작을 상기한 설명 및 도면에 따라 도시하였지만 이는 예를 들어 설명한 것에 불과하며 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 변화 및 변경이 가능함은 물론이다.

【발명의 효과】

<46> 이상과 같은 본 발명에 의하면, 간단한 회로 구성에 의해서 액정 표시 장치에서 시각적으로 감지되는 플리커의 양을 목시적으로 줄일 수 있다.

【특허청구범위】**【청구항 1】**

액정 표시 장치에 있어서:

다수 개의 화소를 구비한 액정 패널과;

상기 액정 패널로 균일한 밝기의 평면광을 제공하기 위한 백라이트와;

게이트 클럭 신호 및 다수 개의 제어신호들을 발생하고, 상기 액정 패널에 표시될 데이터의 토글링 여부를 감지하고, 감지된 결과에 따라 상기 백라이트의 밝기를 조절하기 위한 제어 신호를 발생하는 타이밍 제어회로와;

상기 게이트 클럭 신호에 응답해서 상기 액정 패널에 표시 될 데이터에 대응되는 다수 개의 계조전압을 발생하기 위한 계조전압 발생회로와;

상기 게이트 클럭 신호에 응답해서 상기 액정 패널의 상기 화소를 1열씩 순차적으로 스캐닝하기 위한 게이트 구동회로; 그리고

상기 계조전압 및 상기 제어신호들에 응답해서 상기 액정 패널에 표시 될 데이터에 대응되는 액정 구동전압을 발생하고, 발생된 상기 액정 구동전압을 매 스캐닝마다 상기 액정 패널로 인가하기 위한 소오스 구동회로를 포함하는 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 2】

제 1 항에 있어서,

상기 타이밍 제어회로는,

상기 게이트 클럭 신호 및 상기 다수 개의 제어신호들을 발생하기 위한 신호 발생 수단; 그리고

상기 액정 패널에 표시될 한 프레임의 데이터에 포함된 토글링 데이터의 양을 검출하고, 검출된 토글링 데이터의 양에 따라 상기 백라이트의 밝기를 조절함으로써, 시각적으로 인식되는 플리커의 양을 감소시키기 위한 플리커 저감 수단을 포함하는 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 3】

제 2 항에 있어서,

상기 플리커 저감 수단은,

상기 데이터의 토글링 여부를 검출하여 상기 데이터가 플리커 되는지 여부를 화소 단위로 감지하기 위한 플리커 감지부;

상기 플리커 감지부를 통해 감지된 결과에 응답해서 상기 액정 패널의 한 라인에 표시되는 데이터 중 토글링된 데이터의 개수를 카운트하기 위한 제 1 카운터와;

상기 제 1 카운터에서 카운팅된 결과를 제 1 기준값과 비교하여, 상기 라인을 구성하는 데이터 전체가 토글링 되는지 여부를 검출하기 위한 제 1 비교기와;

상기 제 1 비교기로부터 검출된 결과에 응답해서 상기 라인을 구성하는 데이터 전체가 토글링된 경우, 상기 라인의 개수를 카운트하기 위한 제 2 카운터; 그리고

상기 제 2 카운터에서 카운팅된 결과를 제 2 기준값과 비교하여, 상기 카운팅 결과가 상기 제 2 기준값보다 크거나 같은 경우 상기 백라이트의 밝기가 어두워

지도록 제어하는 신호를 발생하기 위한 제 2 비교기를 포함하는 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 4】

제 3 항에 있어서,

상기 플리커 감지부는,

상기 데이터를 구성하는 각각의 비트를 받아들이고, 입력된 상기 비트들을 소정 시간 동안 지연한 후, 지연되지 않은 상기 비트들과 소정 시간 동안 지연된 상기 비트들 각각에 대한 XOR 연산을 수행하여, 상기 각각의 비트들에 대한 토글링 여부를 검출하기 위한 토글링 검출기와;

상기 토글링 검출기로부터 발생된 상기 비트들에 대한 각각의 XOR 연산 결과에 응답해서, 상기 데이터를 구성하는 상기 비트들 중 토글링된 비트 수를 카운트하기 위한 가산기; 그리고

상기 토글링된 비트 수를 제 3 기준값과 비교하여 상기 데이터가 토글링 되었는지 여부를 검출하기 위한 제 3 비교기를 포함하는 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 5】

제 3 항에 있어서,

상기 플리커 저감 수단은, 상기 플리커 저감 수단으로부터 상기 제어 신호가 발생된 이후, 상기 액정 패널에 표시될 한 프레임의 데이터에 포함된 토글링 데이터의 양이

상기 제 2 기준값 미만일 때, 상기 백라이트의 밝기를 밝게 조절하기 위한 제어신호를 발생하는 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 6】

제 5 항에 있어서,

상기 플리커 저감 수단은, 적어도 한 단계 이상의 상기 백라이트의 밝기 조절이 가능한 것을 특징으로 하는 감소된 플리커를 갖는 액정 표시 장치.

【청구항 7】

액정 표시 장치의 플리커 저감 방법에 있어서:

데이터가 상기 액정 표시 장치의 시차 제어기에 입력되는 단계와;

입력된 상기 데이터가 토글링 데이터인지 여부를 판별하는 단계와;

상기 액정 표시 장치에 표시될 한 라인의 데이터 중 토글링된 데이터의 개수를 카운트하는 단계와;

상기 액정 표시 장치에 표시될 한 프레임의 데이터 중 토글링된 라인의 개수를 카운트하는 단계; 그리고

상기 카운트된 토글링된 라인의 개수에 응답해서 상기 액정 표시 장치의 밝기를 조절하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【청구항 8】

제 7 항에 있어서,

상기 데이터가 토글링 데이터인지 여부를 판별하는 단계는,

상기 데이터를 구성하는 각각의 비트 및 상기 비트를 소정시간 지연시킨 각각의 비

트에 대한 XOR 연산을 수행하여 상기 각각의 비트에 대한 토글링 여부를 검출하는 단계와;

상기 XOR 연산 결과에 응답해서 토글링된 비트의 개수를 카운트하는 단계; 그리고 카운트된 상기 비트 수를 제 1 기준값과 비교하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【청구항 9】

제 8 항에 있어서,

상기 액정 표시 장치에 표시될 한 라인의 데이터 중 토글링된 데이터의 개수를 카운트하는 단계는,

카운트된 상기 비트 수가 상기 제 1 기준값과 같은 경우, 제 1 카운트 값을 증가시키는 단계; 그리고

카운트된 상기 제 1 카운트 값을 제 2 기준값과 비교하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【청구항 10】

제 9 항에 있어서,

상기 액정 표시 장치에 표시될 한 프레임의 데이터 중 토글링된 라인의 개수를 카운트하는 단계는,

상기 제 1 카운트 값이 제 2 기준값과 같은 경우, 제 2 카운트 값을 증가시키는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【청구항 11】

제 10 항에 있어서,

상기 카운트된 토글링된 라인의 개수에 응답해서 상기 액정 표시 장치의 밝기를 조절하는 단계는,

상기 제 2 카운트 값을 제 3 기준값과 비교하는 단계; 그리고

상기 제 2 카운트 값이 상기 제 3 기준값보다 크거나 같으면 백라이트의 밝기를 어둡게 조절하여 상기 액정 표시 장치에 표시되는 플리커의 양을 시각적으로 감소시키는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【청구항 12】

제 11 항에 있어서,

상기 카운트된 토글링된 라인의 개수에 응답해서 상기 액정 표시 장치의 밝기를 조절하는 단계는,

상기 백라이트의 밝기가 어둡게 조절된 이후, 상기 제 2 카운트 값이 상기 제 3 기준값 미만이면, 상기 백라이트의 밝기는 밝게 조절하는 단계를 더욱 포함하는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

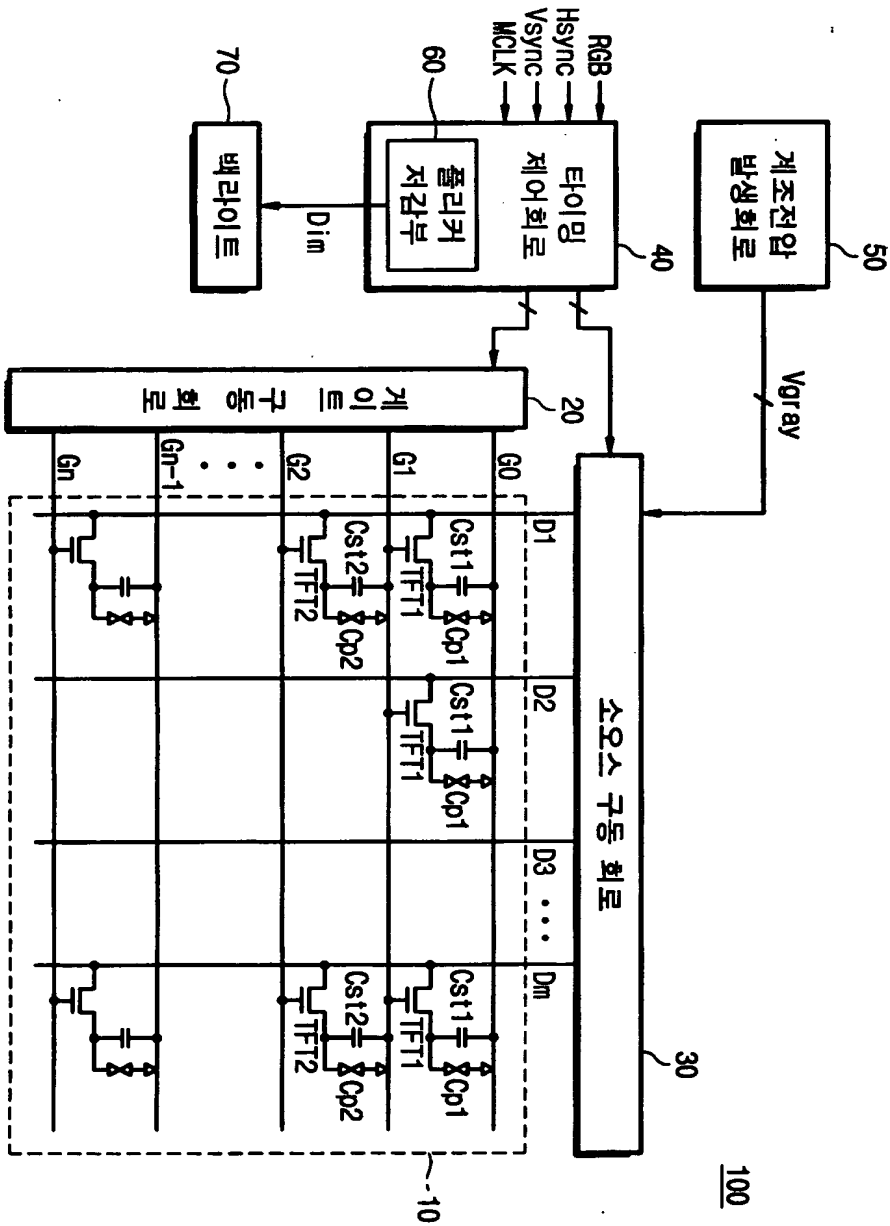
【청구항 13】

제 12 항에 있어서,

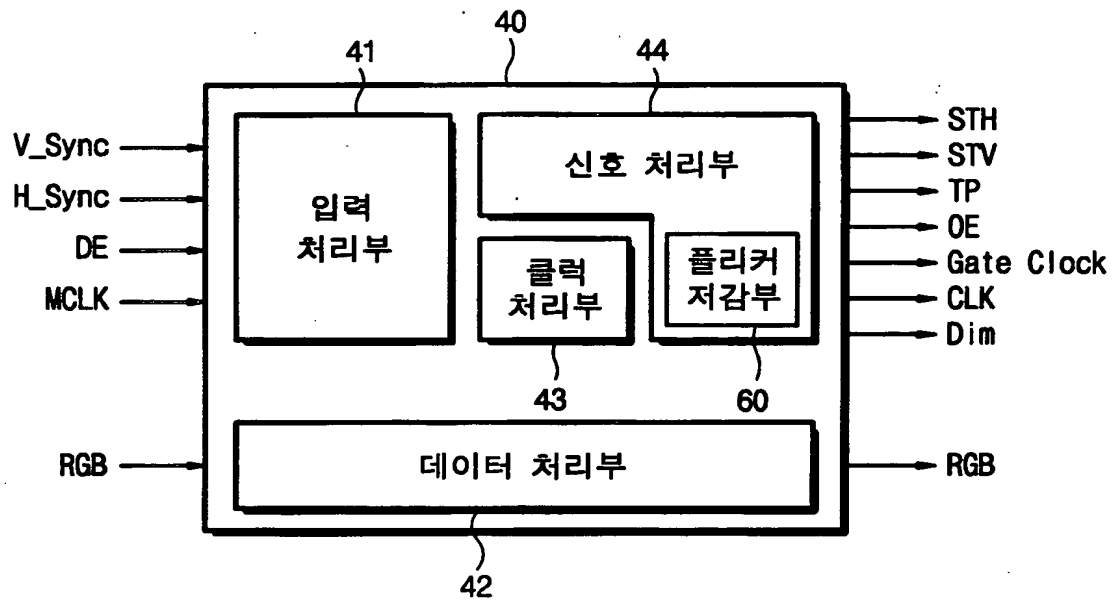
상기 백라이트의 밝기 조절은 적어도 하나 이상의 단계로 수행되는 것을 특징으로 하는 액정 표시 장치의 플리커 저감 방법.

【도면】

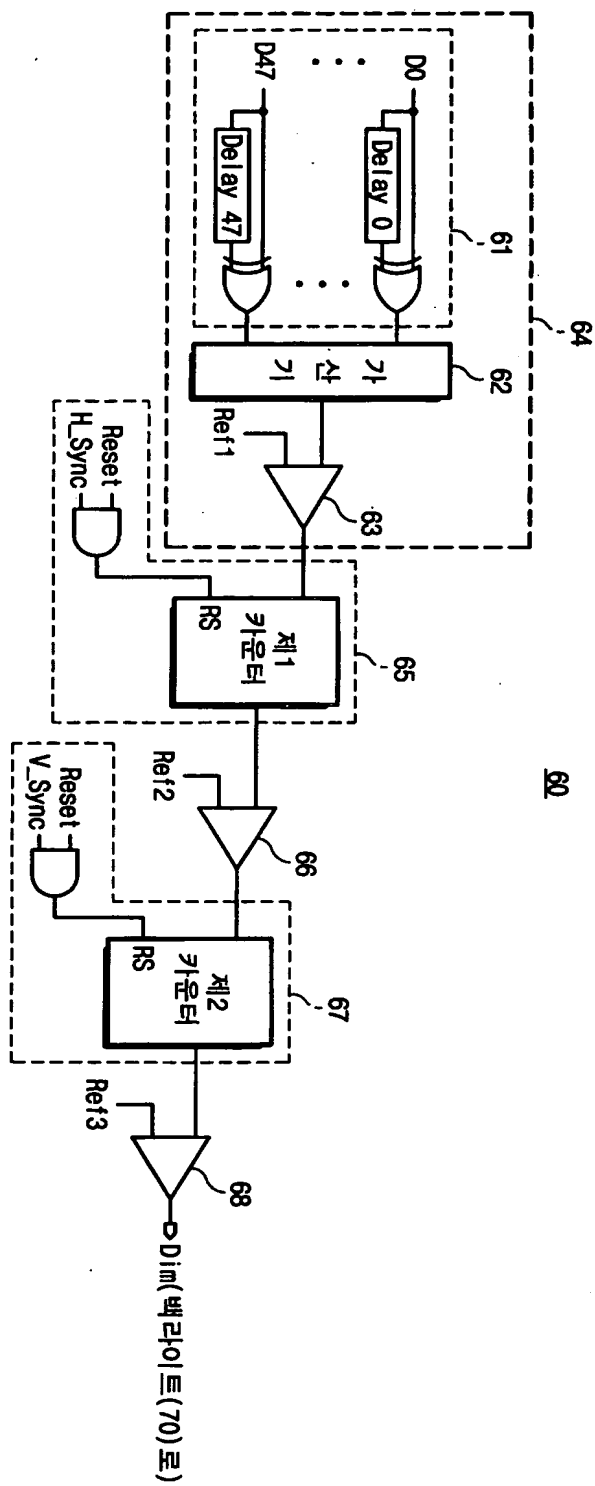
【도 1】



【도 2】



【도 3】



【도 4】

